

**Das Institut für Elektronik der TU Graz
ladet ein zu einer Informationsveranstaltung zum Thema**

„Testen Integrierter Schaltkreise“



Im Rahmen der Vorlesung „Production Test and Design for Test“ aus dem Ausbildungsschwerpunkt Analog Chip Design wurden Vertreter von namhaften Herstellern als Vortragende für diese Veranstaltung gewonnen. Sie werden entsprechend ihrer Kernkompetenzgebiete zu spezifischen Fragen des Testens integrierter Schaltungen Stellung nehmen und ihre Produkte vorstellen. Im Anschluss ist jeweils Zeit für Fragen vorgesehen.

Ort: Graz, 8010 Graz, Inffeldgasse 25D, HS i4
Termin: Mittwoch 26.06.2019, 8:30 -11:35

Von	Bis	Hörsaal HS i4, Inffeldgasse 25D	
08:30	08:40	Begrüßung und Einleitung (Bernd Deutschmann, Armin Lammer)	
08:40	09:20	Fa. Teradyne (Manfred Graf) "Test Strategy Implications on Cost of Test"	www.teradyne.com
09:20	10:00	Fa. Accretech (Ralf Hillbrecht / Dietmar Skoda) "Thin Wafer Control"	www.accretech.de
10:00	10:15	Kaffeepause	
10:15	10:55	Fa. Cohu (Alexander Waldauf) "Cohu's evolving test paradigm" <ul style="list-style-type: none"> • Trends in advanced package test solution for the automotive market • New disruptive handling solutions • I4.0 and the way to "light out factory" 	www.cohu.com
10:55	11:35	Fa. FormFactor (Torsten Kern) „Wafertest Outside of Pure Electrical Validation “	www.formfactor.com

Rückfragen an: Tel.:+43 677 62867406 Mail: armin.lammer@tugraz.at